

LKV-328

HW 사용자 메뉴얼

Board Rev. 1.2

2009년 03월 03일

True Leader of Technology



주엘케이일레븐

Document Title: LKV–328 User's Manual

DUAL CPU 8 channels Communication board

CPU: XPC860SRZP50D3 (50MHz)

Revision History:

<u>Rev. No.</u>	<u>History</u>	<u>Draft data</u>	<u>Remark</u>
Rev 1.0	Initial Release	March/19/2003	Preliminary
Rev 1.1	Revision Update	JUL/03/2003	Secondary
Rev 1.2	Release to Final Manual	SEP/05/2003	Final

목 차

1. Introduction	7
1.1. Board Specification	8
1.1.1. CPU.	8
1.1.2. Memory.	8
1.1.3. Serial Communication Port.	9
1.1.4. Ethernet.	9
1.1.5. Console (Monitor Port).	10
1.1.6. VMEbus Interface.	10
1.1.7. Board Dimension	
(Board Dimension without Front Panel and P1(P2) Connector).	10
1.1.8. Board Dimension	
(Board Dimension with Front Panel and P1(P2) Connector).	10
1.1.9. Power Consumption.	10
1.1.10. Operating Temperature.	11
1.1.11. Storage Temperature.	11
1.1.12. Humidity.	11
2. Hardware	12
2.1. Block Diagram	12
2.2. 블록별 기능	13
2.2.1. MPC860.	13
2.2.2. SDRAM.	14
2.2.3. EPROM.	14
2.2.4. EEPROM.	14
2.2.5. Flash Memory	15
2.2.6. RTC/NVRAM.	15
2.2.7. SRAM.	16
2.2.8. Ethernet PHY Chip.	16
2.2.9. VME Logic Device.	16

3. Hardware 설정	17
3.1. ADDRESS MAP	17
3.2. Hardware Jumper setting	18
3.2.1. J1 (Altera EPLD programming).	19
3.2.2. J2 (VMEbus sysreset & Slave Enable).	19
3.2.3. J3/J4 (VMEbus Interrupt request level select).	19
3.2.4. J5 (VMEbus A31 slave address select).	20
3.2.5. J6 (VME HRESET Enable).	21
3.2.6. J7/J8 (Boot device selecting).	21
3.2.7. J9 (VMEbus A24 slave address select).	22
3.2.8. J12/J14 (MPC860 TEST Connector).	22
3.2.9. J19 (Watch dog time out Reset Enable).	23
3.2.10. J13/J15/J18/J20 (Part A SCC1번 Port 0의 통신모드 선택).	23
3.2.11. J10/J11/J16/J17 (Part B SCC1번 Port 4의 통신모드 선택).	24
4. LKV-328 외형 설명	25
4.1. Front Panel	25
4.1.1. 외형도.	25
4.1.2. 외형 설명.	26
4.1.2.1. RUN1 LED.	26
4.1.2.2. RUN2 LED.	26
4.1.2.3. FAIL1 LED.	26
4.1.2.4. FAIL2 LED.	26
4.1.2.5. DIAG1 LED.	27
4.1.2.6. DIAG2 LED.	27
4.1.2.7. SBSY LED.	27
4.1.2.8. VME LED.	27
4.1.2.9. Channel의 TX/RX LED.	27
4.1.2.10. RJ45 Port 설명.	28
4.1.2.11. RJ45 Port Configuration.	29

5. LKV-328 부가기능	30
5.1. 기능 및 설명	30
5.1.1. Boot device selecting.	30
5.1.2. DIP Switch.	30
5.1.3. EEPROM.	30
5.2. LKV-328 Register.	31
5.2.1. Watchdog time Reset.	31
5.2.2. FAIL LED off register.	31
5.2.3. FAIL LED on register.	31
5.2.4. LKV-328 Board의 VMEbus Interrupt 운용방법.	31
5.2.4.1. VMEbus Interrupt Vector register.	32
5.2.4.2. VMEbus Interrupt request register.	32
5.2.5. VMEbus Slave 동작.	32
6. VMEbus Connector	33
6.1 VME Connector P1	33
6.2 VME Connector P2	34

그림 목차

2.1. LKV-328 Block Diagram	12
3.1. LKV-328 외형도	18
3.2. VMEBus sysreset & Slave Enable	19
3.3. VMEBus Interrupt request level	20
3.4. VMEBus A31 Slave address select	21
3.5. VMEBus HRESET Enable	21
3.6. Boot device selecting	22
3.7. VMEBus A24 Slave address select	22
3.8. Watch dog time out Reset Enable	23
3.9. Part A SCC1번 Port 0의 통신모드 선택	23
3.10. Part B SCC1번 Port 4의 통신모드 선택	24
4.1. LKV-328 Front panel	25
4.2. LKV-328 RJ45 Port Configuration	29

표 목차

1.1. CPU	8
1.2. Memory	8
6.1. LKV-328 VME Connector P1/P2	33

1. Introduction

LKV-328 Board는 에틴시스템(주)에서 Motorola사의 PowerPC core가 내장된 MPC860 Processor를 탑재하여 개발된 VMEbus용 Dual CPU 8 channel Serial Communication Board 입니다.

VMEbus상에서 Slave Board로 동작하며, 8/16/32bit의 data와 Short/Standard/Extended mode의 address로 VMEbus master가 접근할 수 있습니다.

VMEbus master와의 통신을 위해 사용자가 임의로 선택할 수 있는 VME interrupt(IRQ1 ~ 7)와 VME ID address가 있으며, 각각의 port는 115.2Kbps까지 통신이 가능합니다.

또한 각각의 CPU에서 Monitoring용 Console port가 전면부로 나와 있으며, Ethernet과 Serial 통신이 가능한 port와 Serial전용 port가 전면부와 P2쪽으로 신호line이 연결되어 있습니다.

이외에 CPU 상호간의 통신은 SMC2번으로 서로 연결되어 있으며, Serial port들은 기본적으로 RS232 와 RS422통신을 사용할 수 있도록 설계하였습니다.

1.1. Board Specification

1.1.1. CPU

PART	DESCRIPTION
CPU A	XPC860SRZP50D3 (50MHz) Embedded PowerPC Core 4 Kbytes data cache and 4 Kbytes instruction cache support MMUs Watch dog time out reset
CPU B	XPC860SRZP50D3 (50MHz) Embedded PowerPC Core 4 Kbytes data cache and 4 Kbytes instruction cache support MMUs Watch dog time out reset

(표 1.1) CPU

1.1.2. MEMORY

	PART A	PART B
SDRAM	[K4S643232E-TC50] 8Mbytes	[K4S643232E-TC50] 8Mbytes
EPROM	[27C4001] x 2 (1 Mbytes) 2 Mbytes까지 확장 가능	[27C4001] x 2 (1 Mbytes) 2 Mbytes까지 확장 가능
EEPROM	[AT93C46] 128 bytes (board id saving)	[AT93C46] 128 bytes (board id saving)
Flash Memory	[28F320J3TSOP] 4 Mbytes	없음.
RTC/NVRAM	[DS1647-120] (512 Kbytes) parameter save and real time clock	없음.
※ SRAM	[K6T4016C3C-TB70] 512 Kbytes (shared memory between MPC860 to VMEbus)	

(표 1.2) Memory

1.1.3. Serial Communication port

■ 8 Channel Serial Communication port

◇ Part A :

- ▶ **PORT 0** : Front panel and VMEbus P2 Connector로 **Ethernet Interface**
Front panel and VMEbus P2 Connector로 **RS232/422 async. Interface**
- ▶ **PORT 1** : Front panel and VMEbus P2 Connector로 **RS232/422 async. Interface**
- ▶ **PORT 2** : Front panel and VMEbus P2 Connector로 **RS232/422 async. Interface**
- ▶ **PORT 3** : Front panel and VMEbus P2 Connector로 **RS232/422 async. Interface**

◇ Part B :

- ▶ **PORT 4** : Front panel and VMEbus P2 Connector로 **Ethernet Interface**
Front panel and VMEbus P2 Connector로 **RS232/422 async. Interface**
- ▶ **PORT 5** : Front panel and VMEbus P2 Connector로 **RS232/422 async. Interface**
- ▶ **PORT 6** : Front panel and VMEbus P2 Connector로 **RS232/422 async. Interface**
- ▶ **PORT 7** : Front panel and VMEbus P2 Connector로 **RS232/422 async. Interface**

1.1.4. Ethernet

◇ Part A :

- ▶ **PORT 0** : 10BASET Ethernet interface
LXT907APC Ethernet PHY CHIP
Front panel AND VMEbus P2 connector로 신호line 연결

◇ Part B :

- ▶ **PORT 4** : 10BASET Ethernet interface
LXT907APC Ethernet PHY CHIP
Front panel AND VMEbus P2 connector로 신호line 연결

1.1.5. Console (Monitor port)

◇ Part A :

▶ CONSOLE 0 : SMC 1번에 연결

Front panel RJ45 port로 신호line 연결

◇ Part B :

▶ CONSOLE 1 : SMC 1번에 연결

Front panel RJ45 port로 신호line 연결

1.1.6. VMEbus Interface

VMEbus Slave : Extended/Standard /Short address slave access

32bit/16bit/8bit data transfer

1.1.7. Board dimension (Front Panel 과 P1(P2) Connector 미장착시)

233.3 X 160.0 X 17 mm (9.2 X 6.3 X 0.66 inch)

1.1.8. Board dimension (Front Panel 과 P1(P2) Connector 장착시)

262 x 188 x 20 mm (10.3 X 7.4 X 0.80 inch)

1.1.9. Power Consumption

+5VDC (Typical : 2.? A , Maximum : 2.? A)

+12VDC (Maximum : ? mA)

-12VDC (Maximum : ? mA)

1.1.10. Operating Temperature

0 °C ~ 70 °C (향후 -40 °C ~ 85 °C 까지 가능토록 할 예정임.)

1.1.11. Storage Temperature

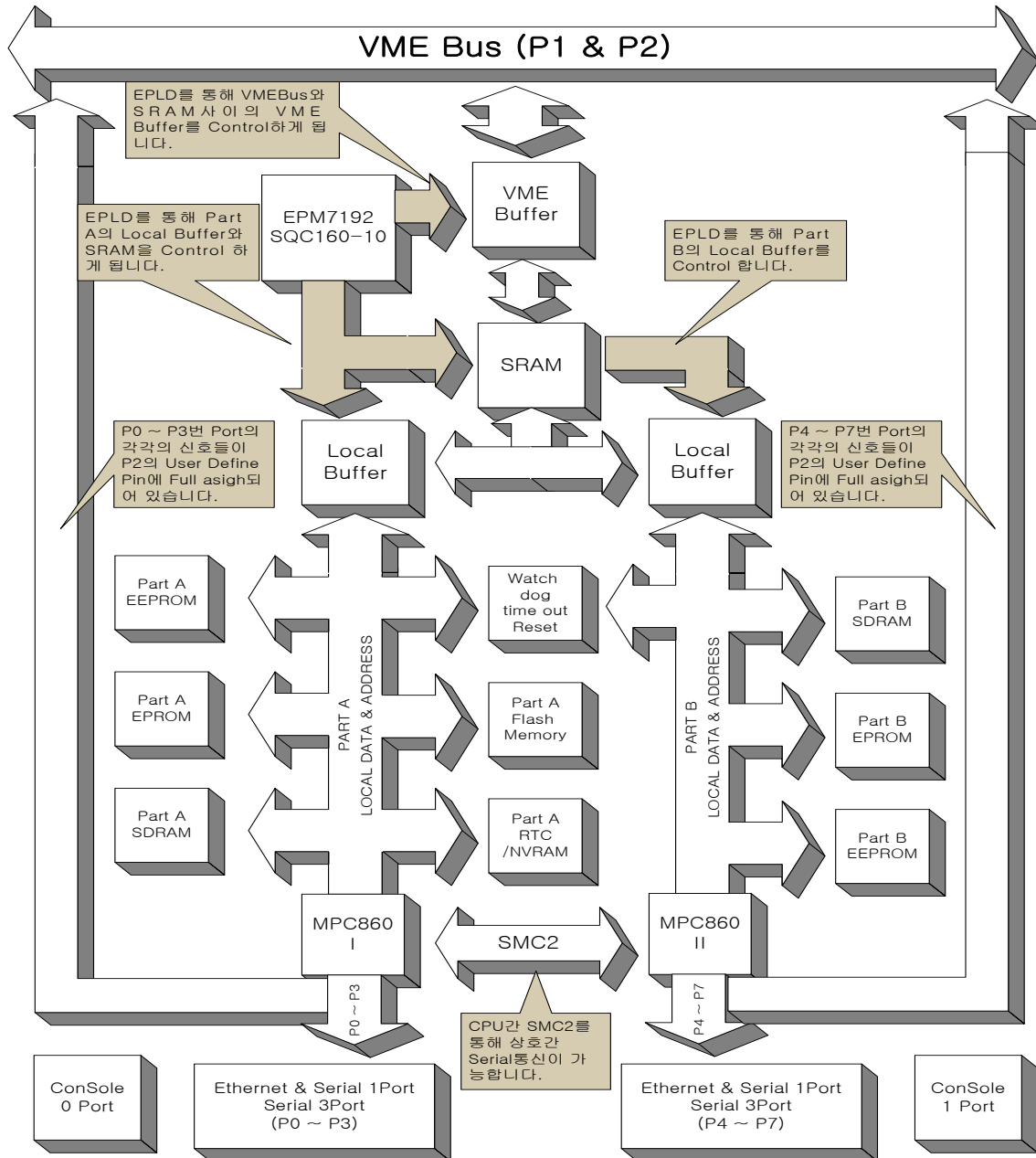
-40 °C ~ 85 °C

1.1.12. Humidity

5 % ~ 90 % (noncondensing)

2. Hardware 구조

2.1. Block Diagram



(그림 2.1) LKV-328 Block Diagram

2.2. 블록별 기능

2.2.1. MPC860(XPC860SRZP50D3)

MPC860은 Motorola사의 MC68360 Quad Integrated Communications Controller의 같은 기능을 포함하며 MMUs(Memory Management Units)와 명령어, Data Cache를 포함하고 있는 32bit PowerPC 기반의 CPU입니다.

MPC860에는 Communication Processor Module이 있어서 강력한 Processing Power를 가지며 동시에 빠른 통신처리도 가능합니다.

또한 다양한 Type의 고성능 Memory와 새로운 Type의 DRAM을 지원하며 여러 가지 Timer(Watch dog Time out Reset기능 포함), General Purpose I/O Port등이 제공되어 다양한 용도로 사용이 가능한 CPU입니다.

LKV-328에서는 2EA가 사용되며 각각은 독립적인 동작을 합니다.

- √ Embedded PowerPC core
- √ 4 Kbyte data cache and 4 Kbyte instruction cache
- √ MMUs with 32 entry TLB, fully associative instruction and data TLBs
- √ MMUs support multiple page sizes of 4, 16, and 512Kbytes, and 8 Mbytes
- √ Memory Controller
- √ General purpose timers
- √ Software watch dog and reset controller
- √ Seven external interrupt request (IRQ) lines
- √ Communications processor module (CPM)
 - RISC controller
 - Up to 5 Kbytes of dual-port RAM
- √ Four baud rate generators
- √ Four SCCs (serial communication controllers)
- √ Two SMCs (serial management channels)
- √ Low power support
- √ 3.3 V operation with 5-V TTL compatibility
- √ 357 pin ball grid array (BGA) package

2.2.2. SDRAM(K4S643232F-TC60)

LKV-328에는 512K x 32bit x 4 Banks Synchronous DRAM이 각 Part당 1EA씩 있습니다. 32bit Data Access가 가능하며 약 60ns의 Access Time을 갖습니다. CMOS type의 K4S643232는 3.3V의 전원을 사용하고 Auto & Self refresh가 가능하며 refresh duty cycle은 15.6us입니다. 또한 Burst read single-bit write operation 기능을 제공합니다.

2.2.3. EPROM(27C4001)

27C4001은 512Kbytes UV EPROM (Ultra violet Erasable and Programmable Read Only Memory)입니다.

27C4001은 5V의 전원을 사용하고 Access Time은 35ns이며, 자외선을 이용해 이미 EPROM에 Write되어있는 Program을 지울 수 있으며 다시 Write하고자 하는 Program data를 Writing 할 수 있습니다.

LKV-328에는 각 Part당 2EA씩 있습니다. LKV-328에서는 Boot Device로 사용되며 Part A에서는 Flash memory와 Boot Device역할을 바꿀 수도 있습니다.

(자세한 내용은 3.2.6을 참조하기 바랍니다.)

각각의 EPROM은 EVEN byte와 ODD byte로 나뉘게 되며 EVEN/ODD 8bit씩 16bit Data Access를 할 수 있습니다.

각 Part는 27C4001 2EA씩 기본 1Mbyte의 용량을 가지며 최대 각각 1Mbyte씩 2Mbyte의 용량까지 확장이 가능합니다.

(단 용량을 확장할 경우에는 Part A의 경우 R212, R161에 위치한 22Ω 저항소자를 R213, R162으로 옮겨야 하며 Part B의 경우도 마찬가지로 R173, R130에 위치한 22Ω 저항소자를 R174, R131로 옮겨야 합니다.)

2.2.4. EEPROM(AT93C46)

AT93C46은 1024 bits의 Serial EEPROM(electrically erasable programmable read only memory)입니다.

AT93C46은 +5V의 전원을 사용하고 2 MHz Clock Rate을 가지며 Self-Timed Write Cycle이 최대 10ms입니다.

LKV-328에서는 board ID를 저장하기 위하여 사용되며 Ethernet MAC address 등이 저장됩니다.

2.2.5. Flash Memory(E28F320J3)

E28F320J3은 3 Volt Intel Strata Flash Memory 입니다.
이는 4Mbyte용량을 가지며 128Kbytes씩 32개의 block으로 나뉘어 있습니다.
8 or 16 bit word의 access가 가능하며 block당 10만번 이상의 erase cycle을 가질 수 있습니다.
access time은 120 ns입니다.
LKV-328에서 Flash Memory는 EPROM과 함께 boot device로 사용할 수 있으며 (J7번과 8번) Jumper의 setting에 따라 boot device로써의 기능을 가집니다.
이때 address는 그림 ??와 같이 바뀝니다. Flash Memory가 boot device일 때 Flash Memory의 4Mbytes 용량을 전부 사용하려면 MPC860의 initial 부분에서 BR0 register와 OR0 register가 맞게 setting되어 있는지 확인해야 합니다.
일반적인 사용일 경우 0x0xA0000000를 base address로 가지며 boot device로 사용될 경우에는 boot data가 저장된 Flash Memory가 boot device로 인식되면서 0xFFFF0000 번지로 base address가 바뀌게 되어 Flash Memory로 booting이 가능하게 됩니다.

2.2.6. RTC/NVRAM(DS1647-150)

DS1647-150은 Nonvolatile Timekeeping RAM 혹은 RTC/NVRAM(real time clock/Non-volatile random access memory)입니다.
이는 내부에 SRAM, real-time clock, crystal, power-fail control circuit등과 함께 Lithium Battery를 내장하고 있습니다.
DS1647의 특징은 SRAM의 기능을 가지면서 별도의 Battery를 사용하지 않고도 data를 유지 할 수 있다는 특징을 가지고 있습니다. 그렇기 때문에 전원이 off상태에서도 약 10년 이상 data를 유지할 수 있습니다.
LKV-328에서 사용되는 RTC/NVRAM은 Part A에만 장착되며 512Kbytes의 용량으로 access time은 150ns입니다.

2.2.7. SRAM(K6T4016C3C-TB55)

K6T4016C3C-TB55은 256Kx16 bit Low Power CMOS Static RAM입니다.

이 SRAM은 512Kbytes의 용량을 가지며 5Volt전원을 사용하고 access time 55ns입니다.

LKV-328은 MPC860 또는 VMEBus에서 access가 가능합니다. Local쪽인 CPU쪽에서는 SRAM을 통해 각각의 CPU가 data를 공유할 수 있으며 512Kbytes를 모두 access할 수 있습니다. 또한 VMEBus에서는 Master쪽에서 Slave로 동작하는 LKV-328 Board의 SRAM을 128Kbytes까지 access를 할 수 있습니다.

VMEBus와 Local Part A와 Local Part B가 동시에 access를 할 수 있으며 이렇게 VMEBus와 Local이 동시에 access를 하는 경우에는 Local에서도 128Kbytes만을 access할 수 있습니다.

2.2.8. Ethernet PHY Chip(LXT907APC)

LXT907APC는 Universal 3.3V Ethernet Transceiver입니다.

이는 10BASE-T or Attachment Unit Interface (AUI) Transceiver로 자동 or 수동으로 AUI/RJ-45 Selection이 가능하며 Full-Duplex일 경우 20 Mbps까지 지원한다.

LKV-328에서는 10BASE-T Transceiver로 동작하며 전원은 3.3V를 사용한다.

2.2.9. VME Logic Device(EPM7192SQC160-10)

EPM7192SQC160-10은 ALTERA社의 Programmable Logic Device입니다.

EPM7192SQC160-10은 ALTERA社의 MAX7000계열의 device로 3,750개의 gate를 사용할 수 있으며 192개의 macrocells을 가지고 있습니다. 또한 12개의 logic array block과 최대 124개의 사용 가능한 I/O pin을 가지고 있습니다.

LKV-328에서는 VMEBus controller의 기능을 합니다. VMEBus에서 Slave Board로 동작하면서 Master등과 VMEBus 통신을 할 경우 EPM7192SQC160-10이 VME Buffer등을 제어하며 뿐만 아니라 Master가 access하는 SRAM의 경우도 control signal들을 제어합니다.

또한 Local쪽에서 두개의 CPU와 SRAM을 access할 경우에도 마찬가지로 Local Buffer를 제어하여 각각의 CPU와 VMEBus를 통한 access가 이루어질 경우 이들간의 arbiter기능 등을 수행합니다.

3. Hardware Setting

3.1. ADDRESS MAP

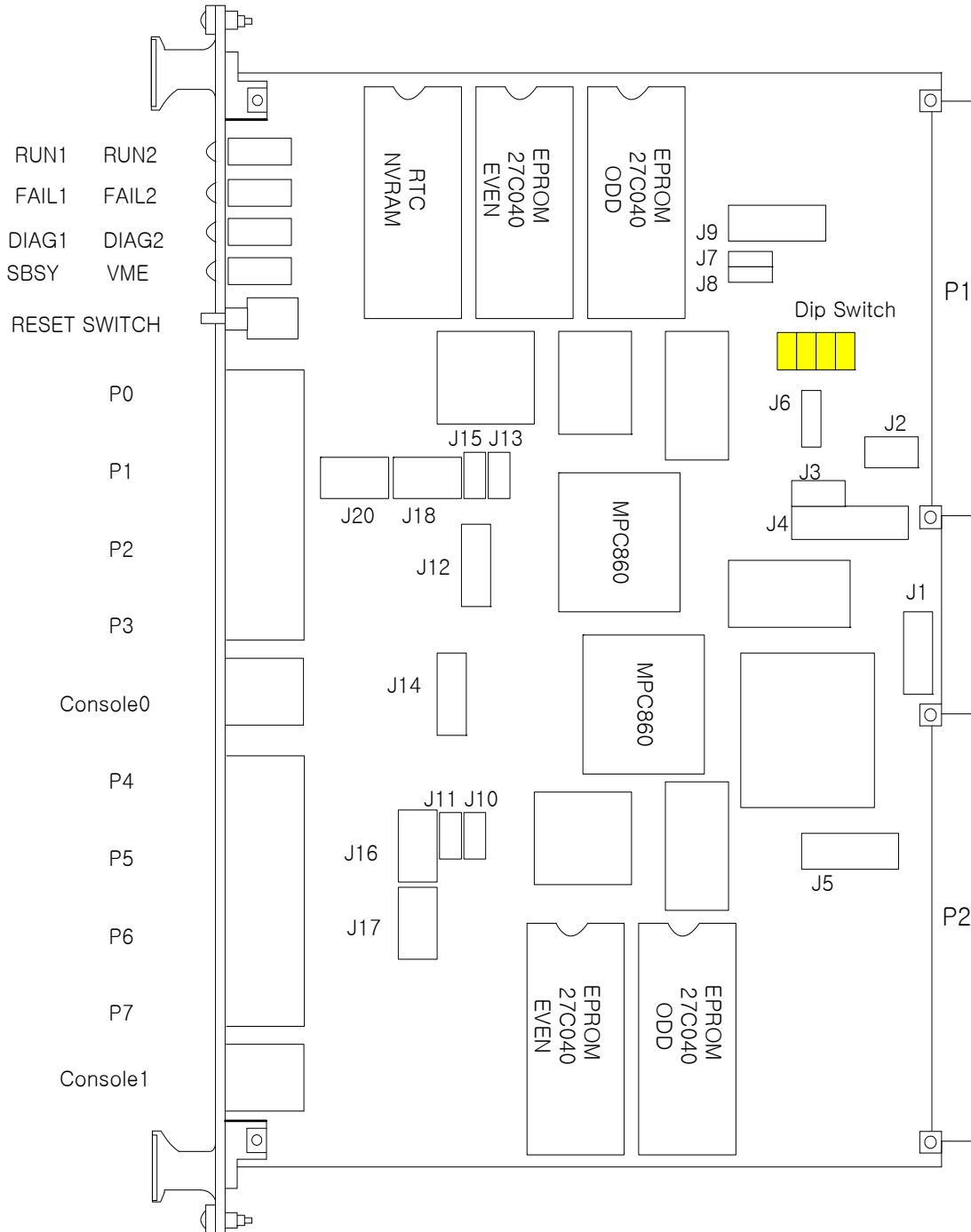
PART A

0x00000000~0x007FFFFFFF	SDRAM [8Mbytes] (CS2*)
0xA0000000~0xA03FFFFFFF	Flash Memory [4Mbytes] (CS1*)
0x20000000~0x2007FFFFFF	RTC/NVRAM [512Kbytes] (CS4*)
0x30000000~0x3007FFFFFF	SRAM [512Kbyte] (CS3*)
0x40000000~0x4000000F	ERR ON LED
0x50000000~0x5000000F	ERR OFF LED
0x60000000~0x6000000F	VMEbus Interrupt Vector register
0x70000000~0x7000000F	VMEbus Interrupt request register
0x80000000~0x8000000F	Watch dog timer Enable
0xFFFF0000~0xFFFFFFFF	EPROM(CS0*)

PART B

0x00000000~0x007FFFFFFF	SDRAM [8Mbytes] (CS2*)
0x30000000~0x3007FFFFFF	SRAM [512Kbyte] (CS3*)
0x40000000~0x4000000F	ERR ON LED
0x50000000~0x5000000F	ERR OFF LED
0x60000000~0x6000000F	VMEbus Interrupt Vector register
0x70000000~0x7000000F	VMEbus Interrupt request register
0x80000000~0x8000000F	Watch dog timer Enable
0xFFFF0000~0xFFFFFFFF	EPROM (CS0*)

3.2. Hardware Jumper Setting



(그림 3.1)

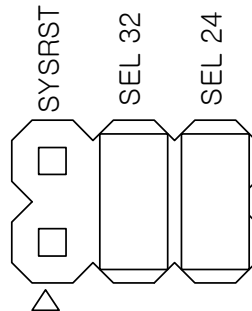
LKV-328 외형도

3.2.1. J1 (Altera EPLD programming)

Jumper J1은 LKV-328 Board내의 Altera EPLD를 programming 하는데 사용합니다.

3.2.2. J2 (VMEbus sysreset & Slave Enable)

shunt를 1-2번 연결시 VMEbus sysreset 신호를 Master Board의 reset 신호와 연결합니다. 1-2번 shunt가 연결되어 있지 않을 때에는 LKV-328 Board는 VMEbus sysreset 신호와는 무관하게 동작합니다. 3-4번에 shunt를 연결 시에는 VMEbus extended address에 대하여 slave enable이 되며, 5-6번 shunt를 연결 시에는 VMEbus standard address에 대하여 slave enable이 됩니다. 3-4번, 5-6번에 shunt가 연결이 되어 있을 때에만 J5, J9의 setting에 따라 **slave mode 동작이 가능하게** 됩니다. Default는 3-4번, 5-6번에 shunt가 삽입되어 있습니다.

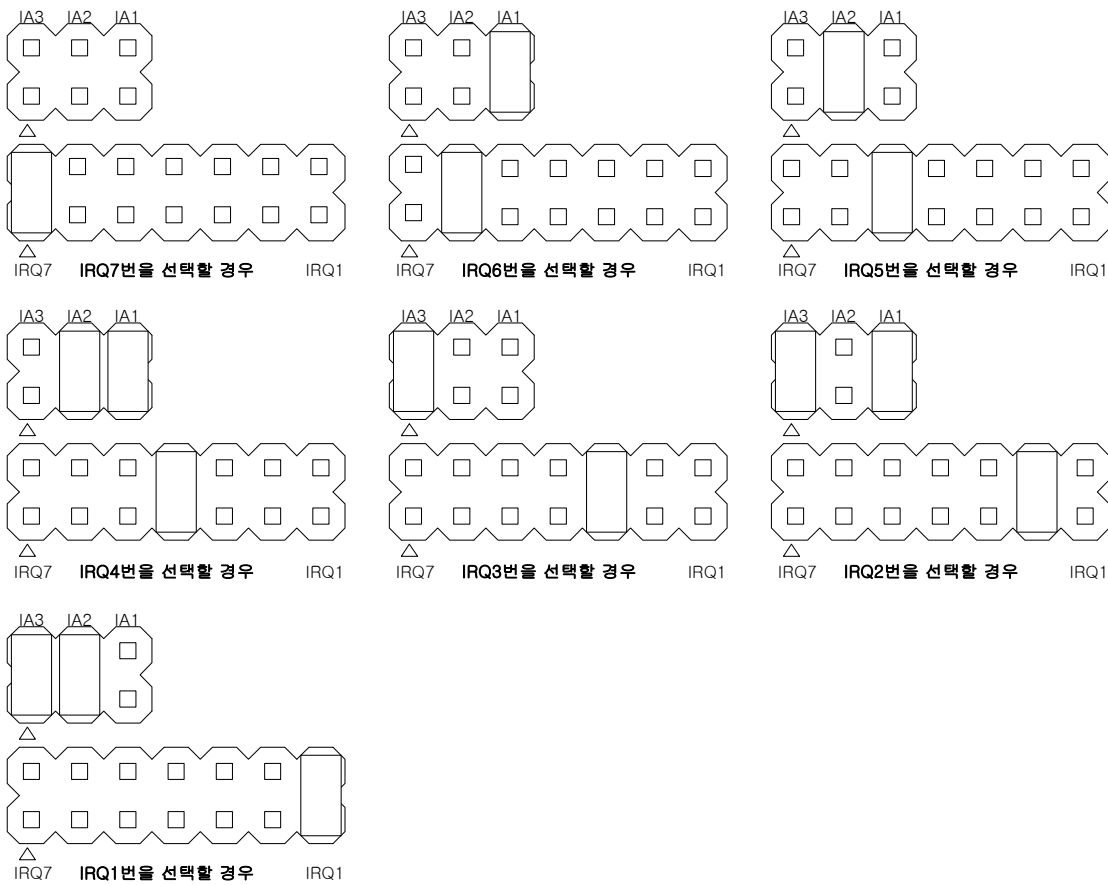


(그림 3.2) VMEbus sysreset & Slave Enable

3.2.3. J3/J4 (VMEbus Interrupt request level select)

VMEbus interrupt request level의 선택은 J3와 J4로 합니다. request level은 7과 1사이에서 선택할 수 있습니다. 이때 level 7이 가장 우선순위가 높습니다. J3은 Shunt를 삽입할 경우 logic level '0'을 나타내며 삽입하지 않을 경우 '1'을 나타냅니다.

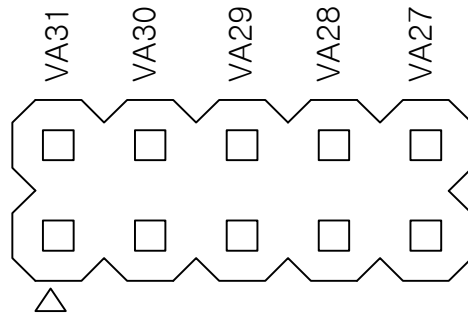
J4는 J3에서 선택한 VIRQ level에 따라 그에 맞는 곳에 shunt를 삽입하면 됩니다.



(그림 3.3) VMEbus Interrupt request level

3.2.4. J5 (VMEbus A31 slave address select)

LKV-328 Board는 VMEbus에서 slave mode로 동작합니다. 이때 J5는 32bit extended slave address를 결정하는데 사용합니다. shunt를 삽입 시 logic 0으로 동작하며 shunt가 없으면 logic1로 동작합니다. extended address중 VA31, VA30, VA29, VA28, VA27 5개 address와 AM code를 비교하여 slave address를 결정합니다. J2의 3-4번에 shunt가 연결되어 있을 때에만 slave address select는 의미가 있습니다.

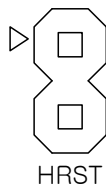


(그림 3.4) VMEbus A31 slave address select

3.2.5. J6 (VME HRESET Enable)

VMEBus에서 Slave로 동작하는 LKV-328 Board는 Master Board가 일정 address를 access할 경우 Hardware Reset을 하게 됩니다.

이때 J6에 Shunt를 삽입할 경우 Enable이 되며 삽입하지 않을 경우 Disable이 되어 기능이 동작하지 않습니다. Default는 Disable로 되어 있습니다.

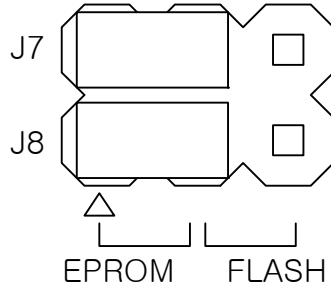


(그림 3.5) VMEBus HRESET Enable

3.2.6. J7/J8 (Boot device selecting)

이 Jumper는 boot device를 결정하는데 사용합니다. J7, J8의 shunt가 모두 1-2의 위치에 있으면 boot device는 EPROM이 되고 J7, J8의 shunt가 모두 2-3의 위치에 있으면 boot device는 Flash Memory가 됩니다. 이때 EPROM과 Flash Memory의 Base address도 서로 바뀌게 됩니다.

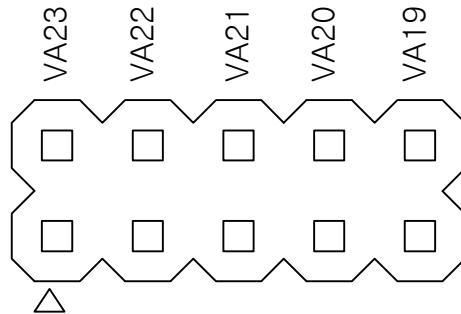
Default는 EPROM이 boot device로 setting 되어 있습니다.



(그림 3.6) Boot device selecting

3.2.7. J9 (VMEbus A24 slave address select)

LKV-328 Board는 VMEbus에서 slave mode로 동작합니다. 이때 J9는 24bit standard slave address를 결정하는데 사용합니다. shunt를 삽입 시 logic 0으로 동작하며 shunt가 없으면 logic 1로 동작합니다. standard address중 VA23, VA22, VA21, VA20, VA19 5개 address와 AM code를 비교하여 slave address를 결정합니다. J2의 5-6번에 shunt가 연결되어 있을 때에만 slave address select는 의미가 있습니다.



(그림 3.7) VMEbus A24 slave address select

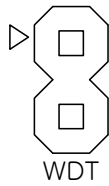
3.2.8. J12/J14 (MPC860 TEST Connector)

J12/J14는 MPC860 프로세서에 J-TAG test Connector를 연결할 때 사용합니다. J12는 Part A에 사용하며, J14는 Part B에 사용합니다. Default는 J12/J14에 어떤 shunt도 연결되어 있어서는 안됩니다.

3.2.9. J19 (Watch dog time out Reset Enable)

J19의 shunt를 제거하면 MAX690A의 상태에 상관없이 watch dog time out reset 기능은 disable 됩니다.

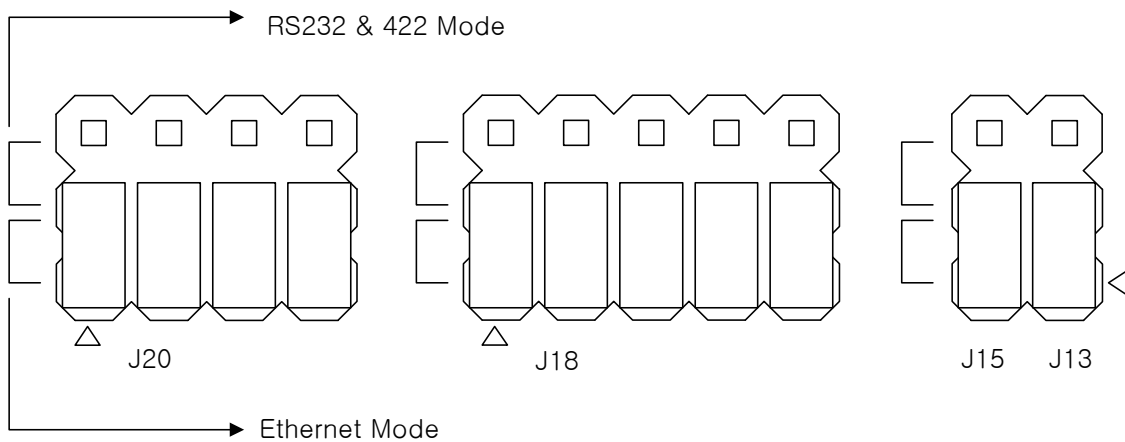
Default는 Disable로 되어 있습니다.



(그림 3.8) Watch dog time out Reset Enable

3.2.10. J13/J15/J18/J20 (Part A SCC1번 Port 0의 통신모드 선택)

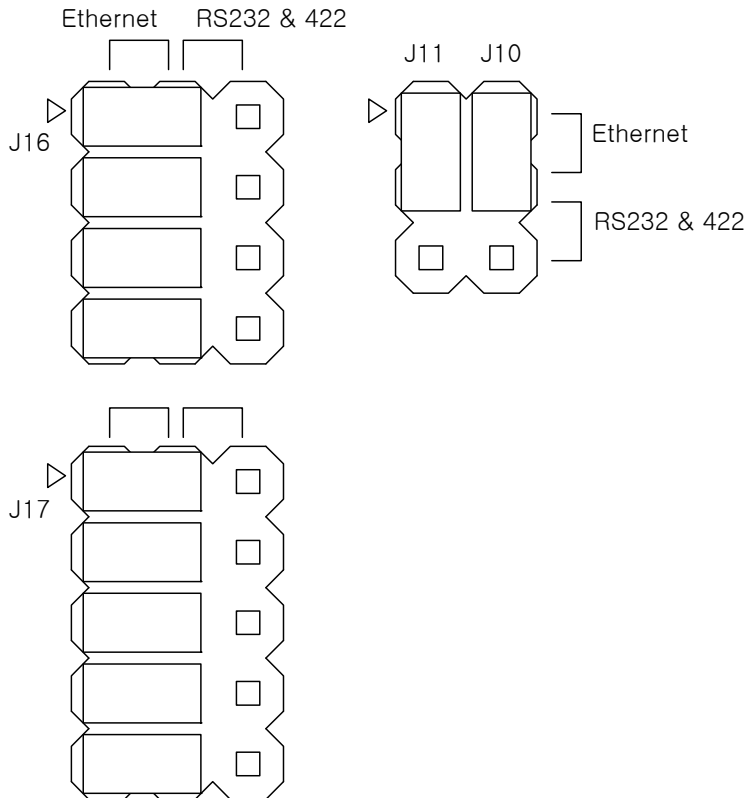
LKV-328 Board는 총 8port의 Serial port를 가지며 각 Part당 4port를 가지고 있습니다. 여기서 각 Part는 Ethernet 또는 RS232 serial 통신 mode로 사용할 수 있는 port를 1port씩 가지며 Part A에서는 port0가 이에 사용됩니다. J13,J15,J18,J20에 따라서 port0의 통신 mode가 결정되며 Default는 Ethernet 통신 mode로 setting 되어있습니다.



(그림 3.9) Part A SCC1번 Port 0의 통신모드 선택

3.2.11. J10/J11/J16/J17 (Part B SCC1번 Port 4의 통신모드 선택)

LKV-328 Board는 총 8port의 Serial port를 가지며 각 Part당 4port를 가지고 있습니다. 여기서 각 Part는 Ethernet 또는 RS232 serial 통신 mode로 사용할 수 있는 port를 1port씩 가지며 Part B에서는 port4가 이에 사용됩니다. J10,J11,J16,J17에 따라서 port4의 통신 mode가 결정되며 Default는 Ethernet 통신 mode로 setting 되어있습니다.

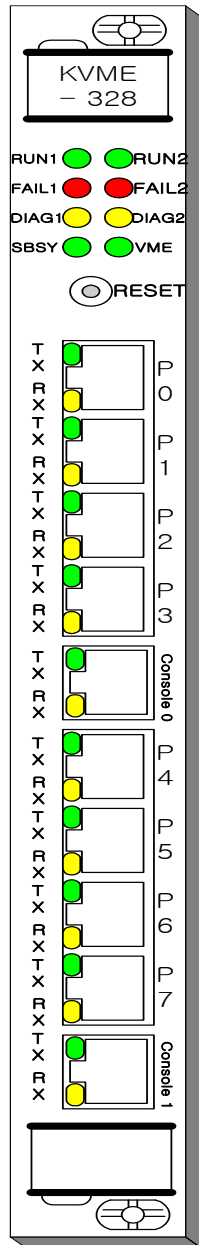


(그림 3.10) Part B SCC1번 Port 4의 통신모드 선택

4. LKV-328 외형 설명

4.1. Front Panel

4.1.1. 외형도



(그림 4.1) LKV-328 Front panel

4.1.2. 설명

4.1.2.1. RUN1 LED

RUN1 LED는 Part A의 MPC8600이 외부 cycle을 수행할 때 점등 됩니다.

4.1.2.2. RUN2 LED

RUN2 LED는 Part B의 MPC8600이 외부 cycle을 수행할 때 점등 됩니다.

4.1.2.3. FAIL1 LED

이 LED가 on되는 경우는 5가지가 있습니다.

첫째 power on시에 on됩니다.

둘째 reset 스위치를 눌렀을 때 on 됩니다.

셋째 VMEbus sysreset시에 on 됩니다.

넷째 Part A에서 0x40000000에 0을 write할 때 on됩니다.

LKV-328 Board의 BSP에서는 program이 start된 후에 FAIL1 LED를 off 함으로써 Part A의 MPC8600이 정상적으로 start 하였음을 알려주고 있습니다.

4.1.2.4. FAIL2 LED

이 LED가 on되는 경우는 5가지가 있습니다.

첫째 power on시에 on됩니다.

둘째 reset 스위치를 눌렀을 때 on 됩니다.

셋째 VMEbus sysreset시에 on 됩니다.

넷째 Part A에서 0x40000000에 0을 write할 때 on됩니다.

LKV-328 Board의 BSP에서는 program이 start된 후에 FAIL2 LED를 off 함으로써 Part B의 MPC8600이 정상적으로 start 하였음을 알려주고 있습니다.

4.1.2.5. DIAG1 LED

이 LED는 user가 필요에 따라 프로그램으로 on/off할 수 있습니다. 보드의 어떤 status를 표시하기 위하여 사용할 수 있습니다. Part A의 MPC860 BRGO4/SPIMISO/PB28에 연결되어 있습니다.

- 0 write시 LED on
- 1 write시 LED off

4.1.2.6. DIAG2 LED

이 LED는 user가 필요에 따라 프로그램으로 on/off할 수 있습니다. 보드의 어떤 status를 표시하기 위하여 사용할 수 있습니다. Part B의 MPC860 BRGO4/SPIMISO/PB28에 연결되어 있습니다.

- 0 write시 LED on
- 1 write시 LED off

4.1.2.7. SBSY LED

SBSY LED는 Part A 또는 B의 local Bus에서 SRAM access를 할 경우에 점등 됩니다.

4.1.2.8. VME LED

VME LED는 Master 보드가 LKV-328보드를 VMEbus를 통해서 SRAM access시에 점등 됩니다.

4.1.2.9. Channel의 TX/RX LED

각각의 Channel의 data line 상태를 표시합니다. TX 또는 RX data가 0일 때 LED는 on 됩니다. 또한 Port0, Port4의 LED는 serial 뿐만 아니라 Ethernet 선택 시에도 data 전송 상태를 표시해 줍니다.

4.1.2.10. RJ45 Port 설명

→ LKV-328 보드에는 총 10개의 RJ45 Port를 가지고 있습니다. 이 Port들은 다양한 통신 mode를 지원하며 User의 필요에 따라 간단한 방법 혹은 부품의 실장 여부에 따라 사용할 수가 있습니다.

	Ethernet	RS232	RS422	Console	Default	
Port 0	지원가능	지원가능	지원가능	지원불가	Ethernet	
Port 1	지원불가	지원불가	지원가능	지원가능	지원불가	RS232
Port 2	지원불가	지원불가	지원가능	지원가능	지원불가	RS232
Port 3	지원불가	지원불가	지원가능	지원가능	지원불가	RS232
Con 0	지원불가	지원불가	지원불가	지원불가	지원가능	Console
Port 4	지원가능	지원가능	지원가능	지원불가	Ethernet	
Port 5	지원불가	지원불가	지원가능	지원가능	지원불가	RS232
Port 6	지원불가	지원불가	지원가능	지원가능	지원불가	RS232
Port 7	지원불가	지원불가	지원가능	지원가능	지원불가	RS232
Con 1	지원불가	지원불가	지원불가	지원불가	지원가능	Console

→ RS422 통신 mode를 선택할 경우는 출하 초기에 RS232로 기본 setting이 되어있기 때문에 RS232 Driver/Receiver device를 떼어낸 후 RS422 Driver/Receiver Device를 장착하여 사용하여야 합니다.

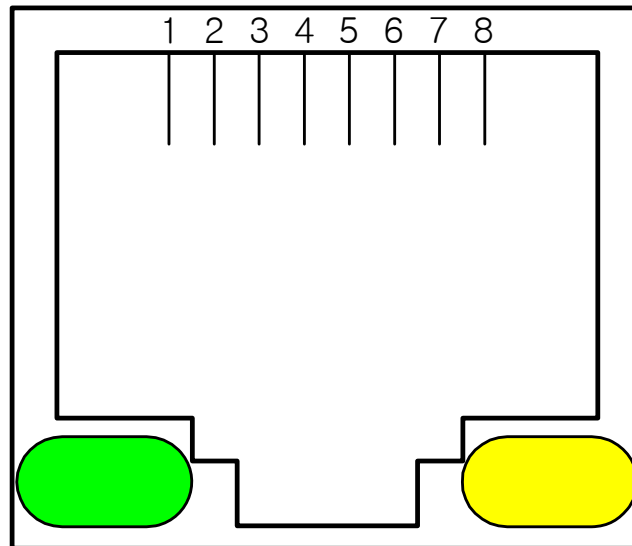
이외 Ethernet과 RS232 통신 mode는 Header의 Shunt의 setting에 따라 선택적으로 사용이 가능합니다.

또한 LKV-328 보드는 RJ45 Port에 RX/TX 신호 상태를 나타내는 LED가 내장되어 각 Port의 통신 상태를 확인하기가 편하게 설계되어 있습니다.

4.1.2.11. RJ45 Port Configuration

LKV-328 보드의 통신용 Port는 RJ45 Port를 사용합니다.

아래 그림은 LKV-328 보드에서 사용하는 통신 mode의 RJ45에서의 pin assign에 대해 보여주고 있습니다.



(그림 4.2) LKV-328 RJ45 Port Configuration

	Ethernet	RS232	RS422	Console
PIN 1	ETX+	DCD	TXD-	N,C
PIN 2	ETX-	RTS	TXD+	N,C
PIN 3	ERX+	GND	RXD-	N,C
PIN 4	N,C	TXD	RXD+	SMTXD
PIN 5	N,C	RXD	RTS+	SMRXD
PIN 6	ERX-	GND	RTS-	N,C
PIN 7	N,C	CTS	CTS+	N,C
PIN 8	N,C	DTR	CTS-	N,C

5. LKV-328 부가 기능

5.1. 기능 및 설명

5.1.1. Boot device selecting

3.2.6.의 Jumper setting에서와 같이 J7과 J8 모두 1-2번에 연결되어 있으면 EPROM booting mode가 됩니다. J7과 J8 모두 2-3번에 연결되어 있으면 Flash Memory booting mode가 됩니다. 이 기능은 사용자가 Flash Memory에 Ethernet 또는 serial port를 통하여 update된 program을 download 한 후에 jumper만 바꿔주면 EPROM의 교체 없이도 system을 update할 수 있으며 program 개발 시에도 이 기능은 편리하게 사용할 수 있습니다.

5.1.2. DIP Switch

보드 내에 4 position의 DIP switch가 있습니다. 각각의 DIP Switch LKV-328보드의 Part A에서 CPU의 port D에 연결되어 있으며 Switch의 on/off를 read할 수 있습니다. 이때 switch off 이면 data값이 1 이며, switch on 이면 data 값이 0 가 됩니다.

DIP SW : 1번 [PD12/L1SYNCB] R16
 2번 [PD13/L1TSYNCB] V18
 3번 [PD14/L1RSYNCA] V19
 4번 [PD15/L1TSYNCA] U17

5.1.3. EEPROM

LKV-328 보드에서는 board ID를 지정하기 위하여 EEPROM을 가지며 여기에는 Ethernet MAC address 등이 저장됩니다.

 : CS*(chip select) : [PC12/L1RQA/L1ST4] F18
 SK (Serial data clock) : [PC13/L1RQB/L1ST3] E18
 DI (Data In) : [PC14/DREQ1*/RTS2/L1ST2] D18
 DO (Data Out) : [PC15/DREQ0/RTS1/L1ST1] D16

각각의 EEPROM은 각각의 CPU에 같은 PIN에 연결되어 있습니다.

5.2. LKV-328 Registers

5.2.1. Watchdog Time Reset (0x80000000, access 단위: byte)

이 register에 0xFF를 write하면 MAX690A 칩의 watch dog time out 에 의한 reset 기능이 enable됩니다. 이 register에 0x0를 write하면 watch dog time out에 의한 reset 기능이 disable됩니다. watch dog time out 기간은 약 1.6초로 이 안에 DIAG LED 1의 값을 toggle 해주지 않으면 reset이 발생합니다. default 값은 disable입니다. 만약 J19 jumper의 shunt를 제거하면 watch dog time out 기능은 hardware적으로 disable됩니다.

DIAGA* : CPU1 [SPIMISO/BRGO4PB28]

DIAGB* : CPU2 [SPIMISO/BRGO4PB28]

5.2.2. FAIL LED off register (0x50000000, access 단위: byte)

이 register에 0을 write하면 FAIL LED가 off 됩니다.

5.2.3. FAIL LED on register (0x40000000, access 단위: byte)

이 register에 1을 write하면 FAIL LED가 on 됩니다.

5.2.4. LKV-328보드의 VMEbus interrupt 운용방법

PartA의 0x60000000 register를 통해서 vector값을 저장해 놓는다.

PartA 또는 Part B에서 interrupt를 요구할 수 있다.

VMEbus interrupt handler에서는 요구된 interrupt request source가 PartA의 것인지 PartB의 것인지 직접적으로는 확인할 수 없으므로 미리 shared SRAM에 interrupt request

Resource register등을 만들어 놓아서 확인한다.

VMEbus interrupt request level select jumper J4와 Interrupt acknowledge cycle시에

Level select jumper J3는 서로 연동하여 작동하므로 J3의 level과 J4의 level은 같은 값을 가져야 한다.

5.2.4.1. VMEbus Interrupt Vector register 0x60000000(access단위: byte)

PartA에서 VMEbus interrupt request 사용 시 interrupt acknowledge cycle 시 vector 값을 주기위한 vector 값을 저장하는 register이다. Read/write 가능하다.

이 register는 Part A에서만 유효하다.

5.2.4.2. VMEbus Interrupt request register 0x70000000(access단위: byte)

이 register에 0xff를 write할 경우 VMEbus에 interrupt request 신호가 enable됩니다.

5.2.5. VMEbus Slave동작

VMEbus에서의 다른 master보드가 LKV-328 보드를 reset시킬 수 있다.

Master board가 0xXXX40008에 0xFF write시 Slave board인 LKV-328 board는 hardware reset을 enable 하게 됩니다. 다시 00x00를 write시 hardware reset은 disable됩니다.

6. VMEBus Connector

6.1. VME Connector P1

A 열	명 칭	B 열	명 칭	C 열	명 칭
A1	VD 0	B1	BBSY*	C1	VD8
A2	VD 1	B2	BCLR*	C2	VD9
A3	VD 2	B3	ACFAIL*	C3	VD10
A4	VD 3	B4	BG0IN*	C4	VD11
A5	VD 4	B5	BG0OUT*	C5	VD12
A6	VD 5	B6	BG1IN*	C6	VD13
A7	VD 6	B7	BG1OUT*	C7	VD14
A8	VD 7	B8	BG2IN*	C8	VD15
A9	GND	B9	BG2OUT*	C9	GND
A10	SYSCLK	B10	BG3IN*	C10	SYSFAIL*
A11	GND	B11	BG3OUT*	C11	BERR*
A12	DS1*	B12	BR0*	C12	SYSRESET*
A13	DS0*	B13	BR1*	C13	LWORD*
A14	WRITE*	B14	BR2*	C14	AM5
A15	GND	B15	BR3*	C15	VA23
A16	DTACK*	B16	AM0	C16	VA22
A17	GND	B17	AM1	C17	VA21
A18	AS*	B18	AM2	C18	VA20
A19	GND	B19	AM3	C19	VA19
A20	IACK*	B20	GND	C20	VA18
A21	IACKIN*	B21		C21	VA17
A22	IACKOUT*	B22		C22	VA16
A23	AM4	B23	GND	C23	VA15
A24	VA7	B24	IRQ7*	C24	VA14
A25	VA6	B25	IRQ6*	C25	VA13
A26	VA5	B26	IRQ5*	C26	VA12
A27	VA4	B27	IRQ4*	C27	VA11
A28	VA3	B28	IRQ3*	C28	VA10
A29	VA2	B29	IRQ2*	C29	VA9
A30	VA1	B30	IRQ1*	C30	VA8
A31	-12V	B31		C31	+12V
A32	+5V	B32	+5V	C32	+5V

6.2. VME Connector P2

A 열	명 칭	B 열	명 칭	C 열	명 칭
A1	ERXA-/GND2/RTS1A-	B1	+5V	C1	ETXA+/DCD1A_R/TX1A-
A2	RXD1A#_R/RTS1A+	B2	GND	C2	ETXA-/RTS1A_R/TX1A+
A3	DTR1A/CTS1A-	B3		C3	ERXA+/GND1/RX1A-
A4	CTS1A_R/CTS1A+	B4		C4	TXD1A#_R/RX1A+
A5	GND2/RTS2A-	B5		C5	DCD2A/TX2A-
A6	RXD2A#/RTS2A+	B6		C6	RTS2A/TX2A+
A7	DTR2A/CTS2A-	B7	VA27	C7	GND1/RX2A-
A8	CTS2A/CTS2A+	B8	VA28	C8	TXD2A#/RX2A+
A9	GND2/RTS3A-	B9	VA29	C9	DCD3A/TX3A-
A10	RXD3A#/RTS3A+	B10	VA30	C10	RTS3A/TX3A+
A11	DTR3A/CTS3A-	B11	VA31	C11	GND1/RX3A-
A12	CTS3A/CTS3A+	B12	GND	C12	TXD3A#/RX3A+
A13	GND2/RTS4A-	B13	+5V	C13	DCD4A/TX4A-
A14	RXD4A#/RTS4A+	B14	VD16	C14	RTS4A/TX4A+
A15	DTR4A/CTS4A-	B15	VD17	C15	GND1/RX4A-
A16	CTS4A/CTS4A+	B16	VD18	C16	TXD4A#/RX4A+
A17	ERXB-/GND2/RTS1B-	B17	VD19	C17	ETXB+/DCD1B_R/TX1B-
A18	RXD1B#_R/RTS1B+	B18	VD20	C18	ETXB-/RTS1B_R/TX1B+
A19	DTR1B/CTS1B-	B19	VD21	C19	ERXB+/GND1/RX1B-
A20	CTS1B_R/CTS1B+	B20	VD22	C20	TXD1B#_R/RX1B+
A21	GND2/RTS2B-	B21	VD23	C21	DCD2B/TX2B-
A22	RXD2B#/RTS2B+	B22	GND	C22	RTS2B/TX2B+
A23	DTR2B/CTS2B-	B23	VD24	C23	GND1/RX2B-
A24	CTS2B/CTS2B+	B24	VD25	C24	TXD2B#/RX2B+
A25	GND2/RTS3B-	B25	VD26	C25	DCD3B/TX3B-
A26	RXD3B#/RTS3B+	B26	VD27	C26	RTS3B/TX3B+
A27	DTR3B/CTS3B-	B27	VD28	C27	GND1/RX3B-
A28	CTS3B/CTS3B+	B28	VD29	C28	TXD3B#/RX3B+
A29	GND2/RTS4B-	B29	VD30	C29	DCD4B/TX4B-
A30	RXD4B#/RTS4B+	B30	VD31	C30	RTS4B/TX4B+
A31	DTR4B/CTS4B-	B31	GND	C31	GND1/RX4B-
A32	CTS4B/CTS4B+	B32	+5V	C32	TXD4B#/RX4B+

(표 4.1) LKV-328 VME Connector P1/P2